

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-292050

(43)Date of publication of application : 05.11.1993

(51)Int.Cl. H04J 3/00  
 H04J 3/06  
 H04L 7/00  
 H04L 9/00  
 H04L 9/10  
 H04L 9/12

(21)Application number : 04-085310

(71)Applicant : HITACHI LTD

(22)Date of filing : 07.04.1992

(72)Inventor : KAZAWA TORU

NAKANO YUKIO

TAKATORI MASAHIRO

## (54) SDH TRANSMISSION SYSTEM

## (57)Abstract:

**PURPOSE:** To prevent the generation of a long fixed pattern by keeping the only one part of a frame synchronizing pattern unscrambled and scrambling the other long bits.

**CONSTITUTION:** A low-speed overhead processing section 2 multiplies signals from a low-speed optical interface 1 and the signal is processed by a high-speed overhead processing section 3. A frame synchronizing pattern addition section 4 adds frame synchronizing patterns and a scrambler 5 scrambles the area (total 4 bytes) including an A1 in 2 bytes and A2 in 2 bytes and all bits excluding 3 × 64 bytes followed by C1 byte. Further, it is transmitted through a high-speed optical interface 6. Signals received through a high-speed optical interface 7 is synchronized at a frame synchronizing section 8 by using the unscrambled A1+A2 byte of 4 bytes, periodically resetting a scrambler 9.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-292050

(43)公開日 平成5年(1993)11月5日

(51)Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

FI

技術表示箇所

H 0 4 J 3/00

A 8843-5K

3/06

A 8843-5K

H 0 4 L 7/00

C 7928-5K

9/00

7117-5K

H 0 4 L 9/ 00

Z

審査請求 未請求 請求項の数6(全 5 頁) 最終頁に続く

(21)出願番号

特願平4-85310

(22)出願日

平成4年(1992)4月7日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 加沢 徹

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 中野 幸男

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 高取 正浩

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(74)代理人 弁理士 小川 勝男

(54)【発明の名称】 SDH伝送システム

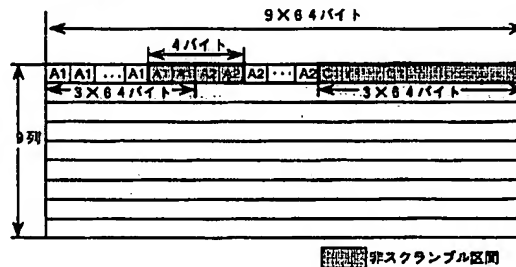
(57)【要約】

【目的】 SDH伝送フレームを用いた超高速伝送において長い固定パターンが発生しない伝送システムを提供する。

【構成】 フレーム同期パターンの一部のみをスクランブルをかけずに残し、他のビットにはスクランブルをかける。

【効果】 SDH伝送フレームを用いた超高速伝送において簡素な伝送回路により高い伝送安定性が得られる。

(図1)



## 【特許請求の範囲】

【請求項1】 CCITT勧告G. 708規定のSDH(Synchronous Digital Hierarchy)伝送フレームにおいて、フレーム同期パターンの一部を除くすべてのビットにスクランブラをかけて伝送することを特徴とするSDH伝送システム。

【請求項2】 SDH伝送フレームにおいて、フレーム同期パターンの一部と多重番号およびそれに続く各国固有用途の予約領域を除くすべてのビットにスクランブラをかけて伝送することを特徴とするSDH伝送システム。

【請求項3】 請求項1または2において、スクランブルされない部分は、CCITT勧告G. 708規定のA1およびA2バイトを連続して含む領域であることを特徴とするSDH伝送システム。

【請求項4】 請求項3において、スクランブルされない部分は、A1を2バイトおよびA2を2バイト含む連続した領域であることを特徴とするSDH伝送システム。

【請求項5】 CCITT勧告G. 708規定のSDH(Synchronous Digital Hierarchy)伝送フレームにおいて、フレーム同期パターンA1およびA2パターンは1バイトごとに反転するパターンであることを特徴とするSDH伝送システム。

【請求項6】 CCITT勧告G. 708規定のSDH(Synchronous Digital Hierarchy)伝送フレームにおいて、フレーム同期パターンの一部にG. 708規定のビット列を用い、他のフレーム同期パターンは'1010...'パターンであることを特徴とするSDH伝送システム。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明はSDH(Synchronous Digital Hierarchy)伝送フレームを使用する伝送システムに関する。

## 【0002】

【従来の技術】 従来のSDH伝送フレーム構成を図2に示す。CCITT勧告G. 708-709の定めごとくSTM-nフレームにおいては、A1バイト、A2バイトと称されるフレーム同期パターンと、それに続くC1バイトと称される多重化される信号の識別番号と、さらにそれに続く各国固有の用途のための予約領域、計9×nバイトを除いて、すべての伝送ビットにスクランブルをかけている。

## 【0003】

【発明が解決しようとする課題】 上記従来技術においては、155Mbps単位の多重数nについてA1、A2、C1バイトおよび予約領域が、総計9×nバイト連続してスクランブルされずに伝送される。ここでnが増えるにつれて、すなわち伝送速度が速くなるにつれて、スクランブルされない固定パターンのビット長が長くなる。たとえば、STM-64と称される約10Gビット

毎秒の伝送システムでは576バイトにおよぶ長いA1、A2、C1バイトおよび予約領域が伝送路上で固定パターンとして伝送されることになるわけである。CCITT勧告G. 957はSDH伝送システムの伝送路符号にNRZ符号を用いることを定めているが、NRZ符号を用いる伝送システムにおいては、長い固定パターンが定期的に現われることにより大きなパターンジッタや符号間干渉を生じさせ、ビットエラーレートを悪化させる要因となる場合がある。特に従来フレーム同期パターンA1にはビット列'11110110'が、A2にはビット列'00101000'が用いられているが、それぞれのパターンは直流平衡がとれていないため、従来よく用いられるAC結合による受信回路では直流成分が遮断され大きな波形劣化につながる危険がある。

【0004】 ここで、フレーム同期パターンも含めたすべてのビットにスクランブルをかけると、上記問題点は解決されるものの新たな問題が生ずる。この場合、受信機は受信データをデスクランブルしなければフレーム同期パターンを識別できなくなる。デスクランブラは伝送フレーム周期でリセットをかけることにより動作しており、フレーム同期をとらずにデスクランブラを正しく動作させることは困難である。したがってすべてのビットにスクランブルをかけると、受信機がデータを正しく受信することはできないという問題があった。

## 【0005】

【課題を解決するための手段】 上記課題を解決するには、フレーム同期パターンの一部のみをスクランブルをかけずに残し、他の長いビットにはスクランブルをかける方法が有効である。特にA1を2バイトおよびA2を2バイト連続して含む領域(計4バイト)のみスクランブルしない方法は、A1、A2という異なるビットパターンを等分に含むため、1バイトずれのフレーム誤同期が起こりにくい利点がある。

【0006】 別の解決手段として、非スクランブルバイトに従来と別のパターンを選ぶ方法も有効である。たとえば、フレーム同期パターンA1およびA2パターンは1バイトごとに反転するパターンとすると受信機の直流遮断による波形劣化を受けにくい利点がある。また、フレーム同期に必要な長さだけ従来のA1、A2バイトのパターンを用い、他の領域にたとえば'1010...'パターンのような直流平衡のとれておりかつパターンジッタの小さいパターンを用いる方法も有効である。

## 【0007】

【作用】 上述のごとくフレーム同期パターンの一部のみをスクランブルをかけずに残し、他の長いビットにはスクランブルをかけることによって、長い固定パターンの発生を防ぐことができる。スクランブルにより一定区間で直流平衡がとれる確率が高いため、パターンジッタや符号間干渉の発生を抑えることができる。

【0008】 また、非スクランブルバイトに従来と別の

直流平衡がとれておりかつパターンジッタの小さいパターンを選ぶ方法も同様の理由により有効である。

【0009】

【実施例】本発明の実施例の説明を図1を用いて行う。

図1は、STM-64に適用した本発明の1実施例を示す図であり、図2記載のSTM-64伝送フレームのセクションオーバーヘッドの部分だけを図示したものである。CCITT勧告G. 708-709の定めごとくSTM-64フレームにおいては、A1バイト、A2バイトと称されるフレーム同期パターンと、それに続くC1バイトと称される多重化される信号の識別番号と、さらにそれに続く各国固有の用途のための予約領域、計9×64バイトを先頭としてデータが伝送される。本実施例ではA1を2バイトおよびA2を2バイト連続して含む領域(計4バイト)およびC1バイトに続く3×64バイトにのみスクランブルをかけない。

【0010】この方法は、A1、A2という異なるビットパターンを等分に含むため、1バイトずれのフレーム誤同期が起これにくく、4バイトの非スクランブル領域を選ぶ選択肢の中では最適である。また、非スクランブル区間をA1バイト64バイト、A2バイト64バイトおよびC1バイトに続く3×64バイトとするとやや長い固定パターンが現れるものの、64個の低速信号で独立にフレーム同期をとることができる。

【0011】図3に第1の実施例を多重伝送装置に適用する際の構成を示した。多重伝送装置は、低速光インターフェース1、低速部オーバーヘッド処理部2、高速部オーバーヘッド処理部3、フレーム同期パターン付加部4、スクランブラ5、高速光インターフェース6および7、フレーム同期部8およびデスクランブラ9より構成される。低速光インターフェース1よりの信号は低速部オーバーヘッド処理部2にて処理され、多重化されて高速部オーバーヘッド処理部3にて処理され、フレーム同期パターン付加部4にてフレーム同期パターンを付加された後、スクランブラ5にてA1を2バイトおよびA2を2バイト連続して含む領域(計4バイト)およびC1バイトに続く3×64バイトを除く全てのビットにスクランブルがかけられる。さらに高速光インターフェース6を経て伝送される。また、高速光インターフェース7を経て受信した信号は、スクランブルのかかっていない4バイトのA1+A2バイトを利用して、フレーム同期部8にて同期をとり、フレーム信号を用いてデスクランブラ9を周期的にリセットすることで正しくデスクランブルを行なう。さらに、高速部オーバーヘッド処理部3、低速部オーバーヘッド処理部2を経て処理され低速光インターフェース1より送信される。

【0012】4バイトのフレーム同期パターンを用いることにより、フレーム同期特性は前方保護5段で平均ミ

スフレーム間隔10年、後方保護2段で誤同期危険率および再ハンチング危険率1%以下の性能が得られる。前方5段、後方2段のフレーム同期回路はLSIで容易に実現できる範囲である。

【0013】また、図4には第1の実施例を多重伝送装置に適用する際の別の構成を示した。本適用例では高速部オーバーヘッド処理部3を持たず、フレーム同期パターン付加部4、スクランブラ5、フレーム同期部8およびデスクランブラ9を低速光インターフェースの数だけ持つことが特徴である。ここでは、バイト同期部10にてA1、A2バイトを用いてバイト同期だけを取り、やはりスクランブルされないC1バイトを用いて64個のSTM-1信号に分解し、その後STM-1信号単位でフレーム同期、デスクランブルおよびその他の信号処理を行なう。同様に低速部で組み立てられたデータは多重部11で多重されるだけで高速光インターフェース6より送信される。

【0014】本発明の第2の実施例を図5に示す。フレーム同期パターンA1およびA2パターンは1バイトごとに反転するパターンとしている。このため受信機の直流通断による波形劣化を受けにくい利点がある。

【0015】またさらに他の実施例として、フレーム同期に必要な長さだけ従来のA1、A2バイトのパターンを用い、他の領域にたとえば'1010...'パターンのような直流平衡のとれておりかつパターンジッタの小さいパターンを用いる方法も有効である。

【0016】

【発明の効果】本発明により、SDH伝送フレームを用いた超高速伝送においても長い固定パターンが発生しない。これによりSDH伝送フレームを用いた超高速伝送において等化、タイミング抽出回路などに簡素な回路を用いても、ジッタや符号間干渉が小さい安定な伝送システムが実現できる。

【図面の簡単な説明】

【図1】STM-64に適用した本発明の1実施例を示す図

【図2】STM-64のフレーム構成を示す図

【図3】本発明の多重伝送装置への適用例を示す図

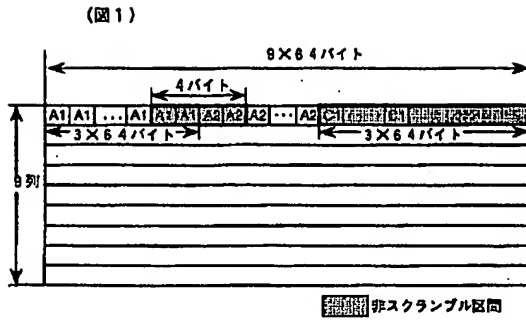
【図4】本発明の多重伝送装置への別の適用例を示す図

【図5】STM-64に適用した本発明の別の実施例を示す図

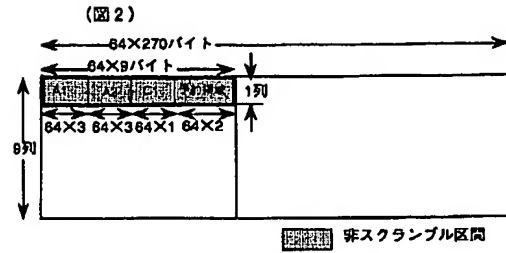
【符号の説明】

1 低速光インターフェース、2 低速部オーバーヘッド処理部、3 高速部オーバーヘッド処理部、4 フレーム同期パターン付加部、5 スクランブラ、6 高速光インターフェース、7 高速光インターフェース、8 フレーム同期部、9 デスクランブラ、10 バイト同期部、11 多重部。

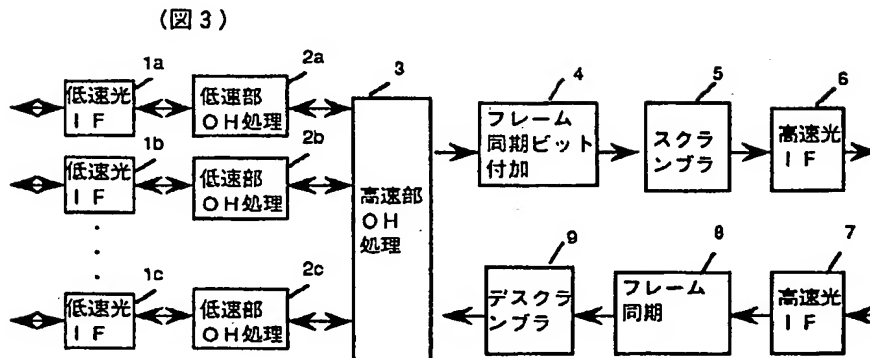
【図1】



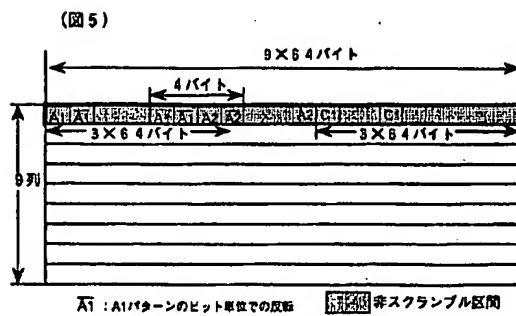
【図2】



【図3】

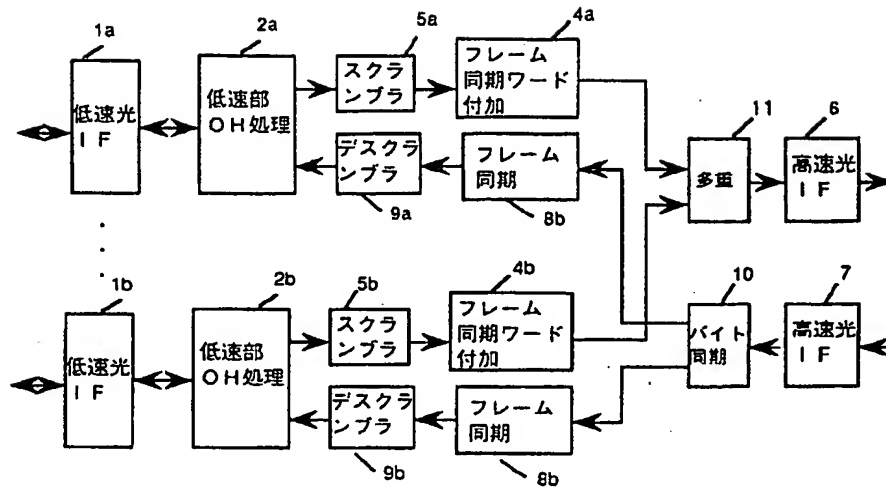


【図5】



【図4】

(図4)



フロントページの続き

(51) Int.Cl.<sup>5</sup>

H04L 9/10

9/12

識別記号

庁内整理番号

F I

技術表示箇所